DEC2812 开发套件使用说明书



产品品质保证

本公司保证所生产制造的产品均经过严格的品质确认，同时保证在出厂壹年内，如有发现产品的施工瑕疵或零件故障，本公司负责免费维修。但是如果使用者有自行更改电路、功能、或自行修理本产品、更换零件或擦伤、损坏本产品等情况，本公司不提供免费保修服务，得视实际情况收取维修费用。如果未按规定操作而发生异常状况（带电插拔外扩设备等造成的器件损坏），本公司恕不提供免费保修服务。

本保证不含本产品的附属设备（稳压电压，网线、资料光盘）等。

在壹年的保修期内，请将故障产品送回本公司维修中心或本公司指定的经销商处，本公司会予以妥善维修。

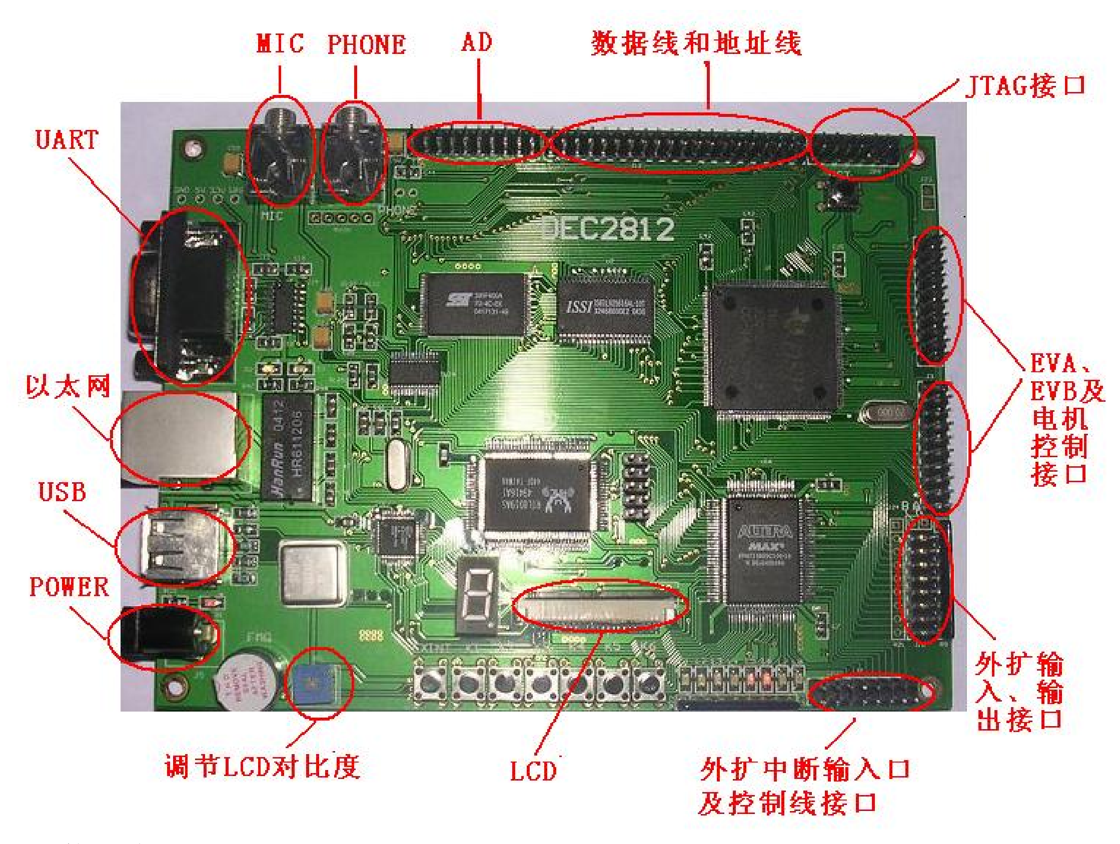
如果本产品在非正常的使用下、或人为疏忽、或非人力可控制下发生故障，例如地震、水灾、暴动、或火灾等非人力可控制的因素，本公司不予免费保修服务。

第一章　　概述

感谢您购买本公司的产品，在使用本产品前，请仔细阅读本使用说明书。

本说明书是 TMS320F2812 嵌入式 DEC2812 控制板的硬件使用说明书，详细描述了 DEC2812 硬件构成、原理，以及它的使用方法和编程指导。

1．本产品的外扩展资源和扩展接口如下图所示：

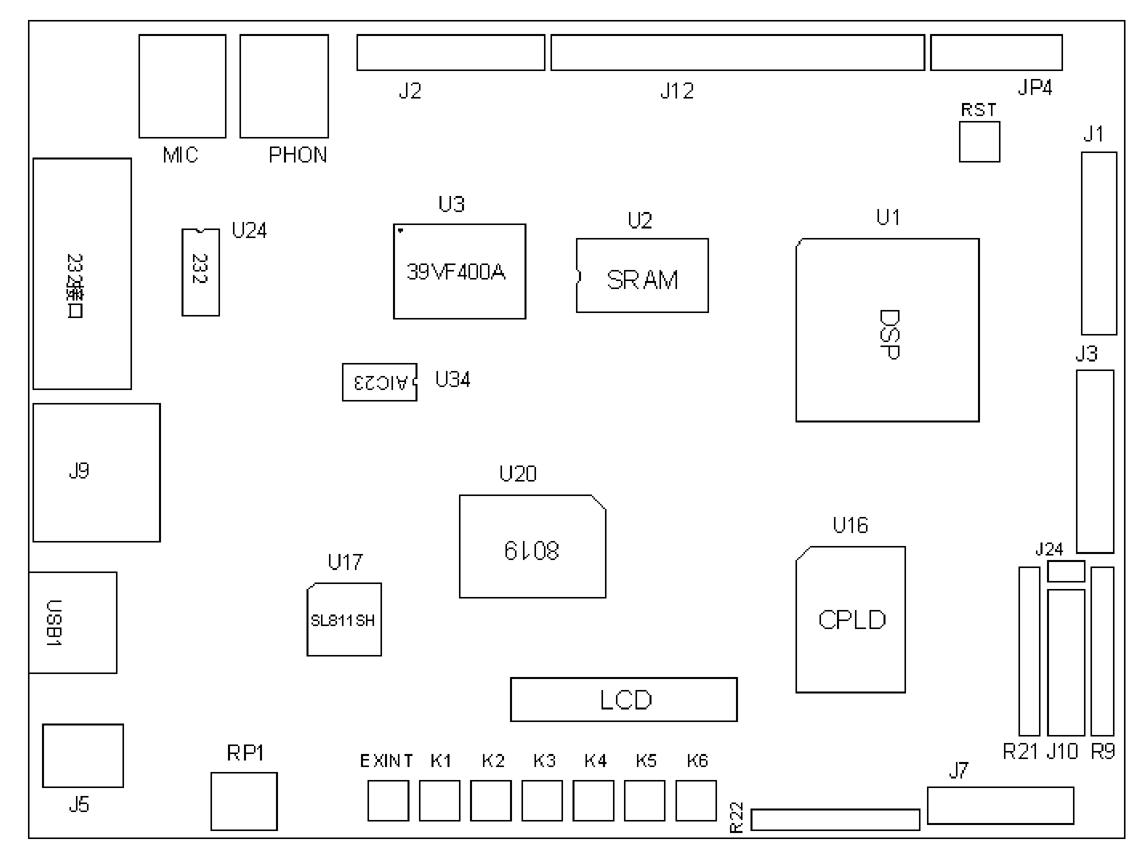


部分接口说明：

✧ JTAG 接口：本板卡和 DSP 仿真器连接接口，通过本接口用户可进行在线仿真。
✧ MIC 接口：麦克风输入接口
✧ PHONE 接口：耳机输出接口
✧ 以太网：以太网接口，可以和计算机或 HUB 连接。
✧ USB：HOST USB 接口
✧ LCD：320 * 240 LCD 接口，LCD 需自配。

2．本板卡的平面图如下：

平面图上的标号和板卡的标号一一对应，详细的说明请看后面章节的说明。



第二章　　入门

1．1 特点

- 采用 32 位定点 DSP　TMS320F2812（150M），方便电机控制，电力设备控制及工业控制等。
- 片上存储器

➢ FLASH	128K X 16 位
➢ SRAM	18K X 16 位
➢ BOOT ROM	4K X 16 位
➢ OPT ROM	1K X 16 位

其中 FLASH 、OPT ROM 和 8K X 16 位 SRAM 受口令保护，可保护用户程序。

- 片上外设

➢ PWM	12 路
➢ QEP	6 通道
➢ ADC	2 X 8 通道，12 位，80ns 转换时间，0--3V 输入量程
➢ SCI 异步串口	2 通道
➢ MCBPS 同步串口	1 通道
➢ CAN	1 通道
➢ SPI 同步串口	1 通道

- 外扩 SRAM，最大容量 512K X 16 位，基本配置 64K X 16 位
- 外扩 FLASH，最大容量 512 X 16 位，基本配置 256 X 16 位
- 外扩以太网 10M 接口，兼容 NE2000
- 外扩 HOST USB 接口，符合 USB1.1 接口规范
- 外扩图形 LCD 接口

- 外扩微动按键
- 外扩 1 路 RS232 接口，1 路 RS485 接口
- 外扩 8 路开出接口，8 路开入接口
- 提供上电复位、手动复位、电源检测、看门狗，系统可靠，稳定
- 标准的 JTAG 接口，方便调试
- 标准化的扩展总线

2. 概述

DEC2812 系统主要分为两部分，分别为 DEC2812 的硬件系统和相应的测试软件。
在 DEC2812 的系统中主要集成了 DSP、SRAM、FLASH、A/D、PWM、QEF、UART、SPI、CAN、USB、以太网、LCD 接口等，这样能够使其应用在电机、电力、车载等工业控制领域。
相应的测试软件包括以下几部分：

- DSP 对片外 SRAM 和 FLASH 的操作示例
- DSP 对片内外设 A/D 的操作示例
- DSP 对片内外设定时器 0 和定时器 2 的操作示例
- DSP 对片内外设 GPIO 的操作示例
- DSP 对片内外设 SPI 的操作示例
- DSP 对片内外设 MCBSP 的操作示例
- DSP 对片内外设 SCI 的操作示例
- DSP 对片内外设 CAN 的操作示例
- DSP 对片内外设 PWM 的操作示例
- 外部中断扩展示例
- LED 跑马灯示例
- GUI 图形接口示例
- TCP/IP 协议栈示例（选配）
- HOST USB 操作示例（选配）
- FAT 文件系统示例（选配）

3. 技术指标

主处理器：	TMS320F2812，主频 150M
SRAM	片内：18K X 16 位，0 等待 片外：64K X 16 位，10ns（可扩展至 512K X 16 位）
FLASH	片内：128K X 16 位，36ns 片外：256K X 16 位，
ROM	片内：BOOT ROM 4K X 16 位 片内：OPT ROM 1K X 16 位，36ns
A/D	片内：2 X 8 通道，12 位分辨率，80ns 转换速率，0—3V 输入量程
SCI 异步串口	1 通道 RS232，1 通道 RS485
CAN 总线	1 通道，符合 CAN2.0 规范，最高传输速率 1Mbps
以太网	1 通道，兼容 NE2000，最高传输速率 10M
USB	1 通道，符合 USB1.1 规范，最高传输速率 12M
扩展总线	接口电平 3.3V

- 扩展输入输出接口　　接口电平 3.3V
- 工作温度　　0--70℃

第三章　　TMS320F2812 的基本系统

1. 时钟电路

DEC2812 用 30M 外部晶体给 DSP 提供时钟，并使能 F2812 片上 PLL 电路。PLL 倍频系数由 PLL 控制寄存器 PLLCR 的低 4 位控制，可由软件动态的修改。外部复位信号（RS）可将此 4 位清零（CCS 中的复位命令将不能对这 4 位清零）。TMS320F2812 的 CPU 最高可工作在 150M 的主频下，也即是对 30M 输入频率进行 5 倍频。

2. TMS320F2812 存储空间的配置

TMS320F2812 为哈佛结构的 DSP，在逻辑上有 4M X 16 位的程序空间和 4M X 16 位数据空间，但在物理上已将程序空间和数据空间统一成一个 4M X 16 位的空间。TMS320F2812 片上有 128K X 16 位的 FLASH，18K X 16 位的 SRAM，4K X 16 位的 BOOT ROM，1K X 16 位的 OTP ROM。

在 DEC2812 的摸板上还外扩了 64K X 16 位 SRAM（基本配置为 64K X 16 位，最大配置为 512K X 16 位），片上还外扩了 256K X 16 位的 FLASH（基本配置为 256K X 16 位，最大配置为 512K X 16 位）。扩展总线（扩展总线有 4 个独立的存储空间 CE0—CE3，每个 CEX 空间为 1M X 16 位，只支持异步读写访问）和若干个控制状态接口。

地址范围	数据空间	程序空间	备注
0X002000 0X005FFF	16K X 16 位 外扩控制/状态寄存器	16K X 16 位 外扩控制/状态寄存器	占 Zone 0 和 Zone 1 具体定义见后面所示
0X080000 0X0FFFFF	512K X 16 位 外扩 FLASH	512K X 16 位 外扩 FLASH	占 Zone2（基本配置 256K） 具体定义见后面所示
0X100000 0X17FFFF	512K X 16 位 外扩 SRAM	512K X 16 位 外扩 SRAM	占 Zone6，（基本配置 64K） 具体定义见后面所示
0X3FC000 0X3FFFFF	16K X 16 位 外扩 SRAM	16K X 16 位 外扩 SRAM	占 Zone7，当 MP/MC=1，占 SRAM 的高 16K

这些存储器的访问速度如下所示。

地址范围	存储体	等待周期数	备注
0X002000 0X005FFF	外扩控制/状态寄存器	可编程 最少 1 个等待周期	XTIMING0 和 XTIMING1 寄存器编程
0X080000 0X0FFFFF	外扩 FLASH	可编程 最少 1 个等待周期	由 XTIMING2 寄存器编程 具体等待周期应根据芯片决定
0x100000 0x17FFFF	外扩 SRAM	10ns 最少 1 个等待周期	由 XTIMING6 寄存器编程
0X3FC000 0X3FFFFF	外扩 SRAM	10ns 最少 1 个等待周期	当 MP/MC=1 由 XTIMING7 寄存器编程

3. F2812 外部存储器接口

TMS320F2812 的外部存储器接口包括：19 位地址线，16 位数据线，3 个片选控制线及读写控制线。这 3 个片选线映射到 5 个存储区域，Zone0,Zone1,Zone2,Zone6 和 Zone7。其中，Zone0 和 Zone1 共用 1 个片选线 XCS0AND1，Zone6 和 Zone7 共用 1 个片选线 XCS6AND7。这 5 个存储区域可分别设置不同的等待周期。

Zone0 存储区域： 0X002000—0X003FFF，8K X 16 位
Zone1 存储区域： 0X004000—0X005FFF，8K X 16 位
Zone2 存储区域： 0X080000—0X0FFFFF，512K X 16 位
Zone6 存储区域： 0X100000—0X17FFFF，512K X 16 位
Zone7 存储区域： 0X3FC000—0X3FFFFF，16K X 16 位

F2812 的外部存储器接口 XINTF 的详细说明和编程操作请参考《TMS320F28X External Interface（XINTF） Reference Guid》

4. 外部扩展的控制/状态寄存器

DEC2812 上配置有 HOST USB 接口，Ethernet 接口，LCD 接口，输入输出等控制寄存器和状态寄存器等，它映射在 F2812 的 Zone0 和 Zone1 存储空间中，具体的定义如下：

功能/名称	寄存器名称	地址/区域	操作
扩展的输出接口控制寄存器	OutRegs	0X0021FF Zone0	8 位 只写
发光二极管控制寄存器	LedRegs	0X0023FF Zone0	8 位 只写
网卡复位、485 接收使能等控制寄存器	Led8Reg	0X0025FF Zone0	8 位 只写
键盘输入寄存器	KeyReg	0X005	6 位只读
扩展的输入接口控制寄存器	InReg	6	8 位只读
扩展的外部可屏蔽中断 EXINT1—EXINT5 状态寄存器	IFReg1	0X002FFF Zone0	6 位只读
扩展的外部非屏蔽中断 EXNMI1—EXNMI2 状态寄存器	IFReg2	0X0031FF Zone0	2 位只读
USB 和以太网中断状态寄存器	IFReg2	0X0033FF Zone0	2 位只读
LCD 命令寄存器	LcdDat	0X0039FE Zone0	8 位 可读可写
LCD 数据寄存器	LcdCom	0X0039FF Zone0	8 位 可读可写
USB 地址寄存器	AddrPort	0x0035FE Zone0	8 位 可读可写
USB 数据寄存器	DataPort	0x0035FF Zone0	8 位 可读可写
以太网基地址寄存器	BaseAddr	0x003700 Zone0	8 位 可读可写

5. 扩展总线存储空间映射

DEC2812 扩展总线存储空间有 4 个独立的存储空间 CE0—CE3，每个 CEX 存储器空间为 1M X 16 位，只支持异步存储器读/写访问，DEC2812 的扩展总线的 4M X 16 位存储空间被映射到 F2812 的 Zone6 存储空间，而 F2812 的存储空间只有 512K X 16 位。在此我们采用分页技术将 4M X 16 位存储空间映射到 F2812 的 512K X 16 位的 Zone6 存储空间中。也即将 4M X 16 位的扩展总线存储空间分为 8 个 512K X 16 位存储空间页，3 位页地址由扩展总线页地址寄存器（映射在 Zone0 的 0X27FF）产生，扩展总线页地址总线寄存器具体定义见后面。

6. SRAM 存储空间映射

DEC2812 上有外扩的 SRAM，10ns，基本配置为 256K X 16 位，最大可配置为 512K X 16 位，SRAM 被映射到 F2812 的 Zone 6 和 Zone 7 存储空间中，F2812 的 Zone 6 的空间大小为 512K X 16 位，当配置 SRAM 的容量小于 512K X 16 位，在逻辑上将以 SRAM 的容量在 Zone6 空间上反复映射，而在物理上只有 SRAM 的容量大小，同时逻辑上 SRAM 也被映射到 Zone 7 的存储空间上，F2812 Zone 7 存储空间大小为 16K X 16 位，对应的地址范围为 0X3FC000—0X3FFFFF。所以当 SRAM 逻辑上被映射到 Zone 7 存储空间上时，实际上将寻址 SRAM 的高 16K X 16 位物理存储空间。

7. McBSP

DEC2812 上有一个多通道缓冲型同步串口 McBSP，在 DEC2812 板上与 AIC23 的同步串口相连接。

8. SPI

DEC2812 上有一个 SPI 同步串口，在 DEC2812 板上与 74HC595 相连接。

9. SCI

DEC2812 上有两个 SCI 异步串口，经 485 和 232 电平转换芯片连接到 J24 和 J13。提供外部使用。

10. CAN

DEC2812 上有一个增强型的 CAN 总线控制器，符合 CAN2.0 接口规范，经 CAN 收发器驱动后连接到 J23，提供外部使用。J23 连接器定义如下：

CANL	1	2	CANH

11. DEC2812 的中断

F2812 有 3 个中断引脚：XINT1，XINT2 和 XNMI_INT13，每个中断可配置为上升沿或下降沿触发，也可以被使能或禁止。

DEC2812 板上有 8 个外部中断源：

EXINT[1..4]	外部扩展总线可屏蔽的中断源
EXNMI[1..2]	外部扩展总线不可屏蔽的中断源
IRQ	网卡中断请求
USBINT	USB 中断请求

这 8 个外部中断源，复用 3 个 F2812 中断信号，他们之间的逻辑关系如下所示：

CPU 的 XINT1 = EXINT1 and EXINT2 and EXINT3 and EXINT4

CPU 的 XINT2 = IRQ and USBINT

CPU 的 XNMI = EXNMI1 and EXNMI2

扩展外部中断源的状态可以通过查询 IFReg1、IFReg2、IFReg3 中断标志寄存器获得。这 3 个中断标志寄存器被映射在 F2812 的 Zone 0 存储空间，地址为 0X2FFF、0X33FF、0X31FF，其各位定义如下：

IFReg1（0X2FFF），只读

D7—D5	D4	D3	D2	D1	D0
保留	EXINT5	EXINT4	EXINT3	EXINT2	EXINT1

D7—D5：　　保留，读出时总为 111
EXINT[5..1]　　存储器扩展总线可屏蔽中断，低电平有效

IFReg2（0X33FF），只读

D7—D2	D1	D0
保留	USBINT	NETINT

D7—D2：　　保留，读出时总为 111111
D1：　　存储器扩展总线可屏蔽中断，接 SL811HS 的 INT 引脚
D0：　　存储器扩展总线可屏蔽中断，接 RTL8019AS 的 INT0 引脚

IFReg3（0X31FF），只读

D7—D2	D1	D0
保留	EXNMI1	EXNMI0

D7—D2：　　保留，读出时总为 111111
EXINT[1：0]　　存储器扩展总线非屏蔽中断，低电平有效

外部扩展总线中断源受外部扩展总线允许寄存器 IEReg 的控制，中断允许寄存器被映射在 F2812 的 Zone 0 存储空间，地址为 0X29FF，其各位定义如下：

IEReg（0X29FF），只写

D7—D2	D0
保留	IE0

IE0：　　中断允许控制位，

12．F2812 工作方式的配置

DEC2812 直接将 MP/MC 接地，即 F2812 工作在微计算机 MC 方式。DEC2812 将 SCITXDA 上拉为“1”，即 F2812 工作在“Jump to Flash”上电自举方式。

13．JTAG

F2812 的仿真接口为 JTAG 形式，它能与各种形式的 JTAG 仿真器连接进行仿真与调试，DEC2812 板上的 JTAG 接口为 JP4。

14．HOST　USB 接口

DEC2812 板上采用 SL811HS 芯片，它可以工作在主方式，也可以工作在从方式，在 DEC2812 板上把 SL811HS 连接成 HOST 方式，详细资料和有关技术指标可阅读“芯片资料”中的“SL811HS　Datasheet”。

在 DEC2812 板上，SL811HS 的地址寄存器是：0X0035FE
　　　　　　　　SL811HS 的数据寄存器是：0X0035FF

15．Ethernet 接口

DEC2812 板上有网卡接口芯片 RTL8019AS，通讯速率为 10M，兼容 NE2000。

在 DEC2812 板上，RTL8019AS 的基地址为：0X003700

16．音频输入输出接口

DEC2812 板上有 TI 公司的最高支持 96K 采样率的音频 AD/DA　TLV320AIC23 芯片，用户可以通过模拟 SPI 接口对 TLV320AIC23 进行参数设置，参数设置好后，可通过 McBSP 接口进行 DSP 和 TLV320AIC23 数据交换。

可通过 Led8Reg（0x0025FF）寄存器操作 SPI 接口，Led8Reg 寄存器定义如下所示：

D7	D6	D5	D4	D3	D2	D1	D0
保留	FMQ	4850E	8019RST	SPICS	AICCS	SIDIN	SICLK

FMQ：　　　　DEC2812 板上蜂鸣器控制信号，高电平有效（即蜂鸣器响）
4850E：　　　485 电平转换芯片发送、接收控制信号
8019RST：　　RTL8019AS 芯片复位信号
SPICS：　　　74HC595　RCLK 控制信号
AICCS：　　　TLV320AIC23 芯片控制接口片选信号。
SIDIN：　　　TLV320AIC23 芯片控制接口数据输入信号
SICLK：　　　TLV320AIC23 芯片控制接口时钟输入信号

17．LCD 接口

DEC2812 板上有图形 LCD 接口，图形 LCD 接口的命令寄存器和数据寄存器为：
LCD_COM：　　　0X39FF　LCD 命令寄存器（可读可写）
LCD_DAT：　　　0X39FE　LCD 数据寄存器（可读可写）

LCD_COM(0x39FF)寄存器定义如下：

7	6	5	4	3	2	1	0
D7	D6	D5	D4	D3	D2	D1	D0

LCD_DAT(0x39FE)寄存器定义如下：

7	6	5	4	3	2	1	0
D7	D6	D5	D4	D3	D2	D1	D0

第四章　　DEC2812　扩展总线

F2812 为定点 32 位 DSP，其外部存储器接口只支持 16 位、异步存储器访问，所以 DEC2812 板上的存储器扩展总线只实现了 16 位、异步存储器接口，其 4 个存储空间 CE0—CE3 映射到 F2812 存储器空间 Zone 6 上，而 F2812 Zone 6 的存储空间大小只有 512K X 16 位。在此我们采用分页技术将 4 个 1M X 16 位的扩展存储总线空间 CE0—CE3 映射到 F2812 的 512K X 16 位存储空间 Zone 6 存储空间中，也即将 4M X 16 位的扩展存储空间分为 8 个 512K X 16 位的存储空间页，3 位页地址由扩展总线存储器空间页地址寄存器（映射在 Zone 0 的 0X27FF，只写）产生，其控制位的定义如下：

D7---D3	D2	D1	D0
保留	PA21	PA20	PA19

PA[21：20]　　页地址高两位，用于选择 4 个 1M X 16 位扩展总线存储空间

00：　　选择扩展总线的 CE0 空间

01：　　选择扩展总线的 CE1 空间

10：　　选择扩展总线的 CE2 空间

11：　　选择扩展总线的 CE3 空间

PA19：　　扩展总线存储空间的 A19 地址线。

第五章　　外扩接插件管脚定义

1. 地址、数据总线扩展接口 J12(焊盘形状为正方形的管脚为第一脚)

GND	1	2	GND
D15	3	4	D14
D13	5	6	D12
D11	7	8	D10
D9	9	10	D8
D7	11	12	D6
D5	13	14	D4
D3	15	16	D2
D1	17	18	D0
A19	19	20	A18
A17	21	22	A16
A15	23	24	A14
A13	25	26	A12
A11	27	28	A10
A9	29	30	A8
A7	31	32	A6

A5	33	34	A4
A3	35	36	A2
A1	37	38	A0
	39	40	

2. A/D 输入扩展接口 J2(焊盘形状为正方形的管脚为第一脚)

ADCINA7	1	2	ADCIN6
ADCINA5	3	4	ADCIN4
ADCINA3	5	6	ADCIN2
ADCINA1	7	8	**ADCIN0**
ADCLO	9	10	ADCLO
ADCINB0	11	12	ADCINB1
ADCINB2	13	14	ADCINB3
ADCINB4	15	16	ADCINB5
ADCINB6	17	18	ADCIN7
AGND	19	20	A3.3V

3. 电机扩展接口 1 J1(焊盘形状为正方形的管脚为第一脚)

GND	1	2	C3TRIP
C2TRIP	3	4	C1TRIP
TCLKINA	5	6	TDIRA
T2CTRIP	7	8	QEP11
QEP2	9	10	QEP1
T2CMP	11	12	**T1CMP**
PWM6	13	14	PWM5
PWM4	15	16	PWM3
PWM2	17	18	PWM1
T4CTRIP	19	20	T3CTRIP

4. 电机扩展接口 1 J3(焊盘形状为正方形的管脚为第一脚)

GND	1	2	GND
TCLKINB	3	4	TDIRB
C6TRIP	5	6	C5TRIP
C4TRIP	7	8	QEP12
QEP4	9	10	QEP3
T4CMP	11	12	T3CMP
PWM12	13	14	PWM11
PWM10	15	16	PWM9
PWM8	17	18	PWM7
VCC	19	20	VCC

5. 外扩的扩展输入输出接口 J10(焊盘形状为正方形的管脚为第一脚)

OUT1	1	2	OUT2
OUT3	3	4	OUT4
OUT5	5	6	OUT6
OUT7	7	8	OUT8
IN1	9	10	IN2
IN3	11	12	IN4
IN5	13	14	IN6
IN7	15	16	IN8

6. 扩展的中断接口和控制接口 J7(焊盘形状为正方形的管脚为第一脚)

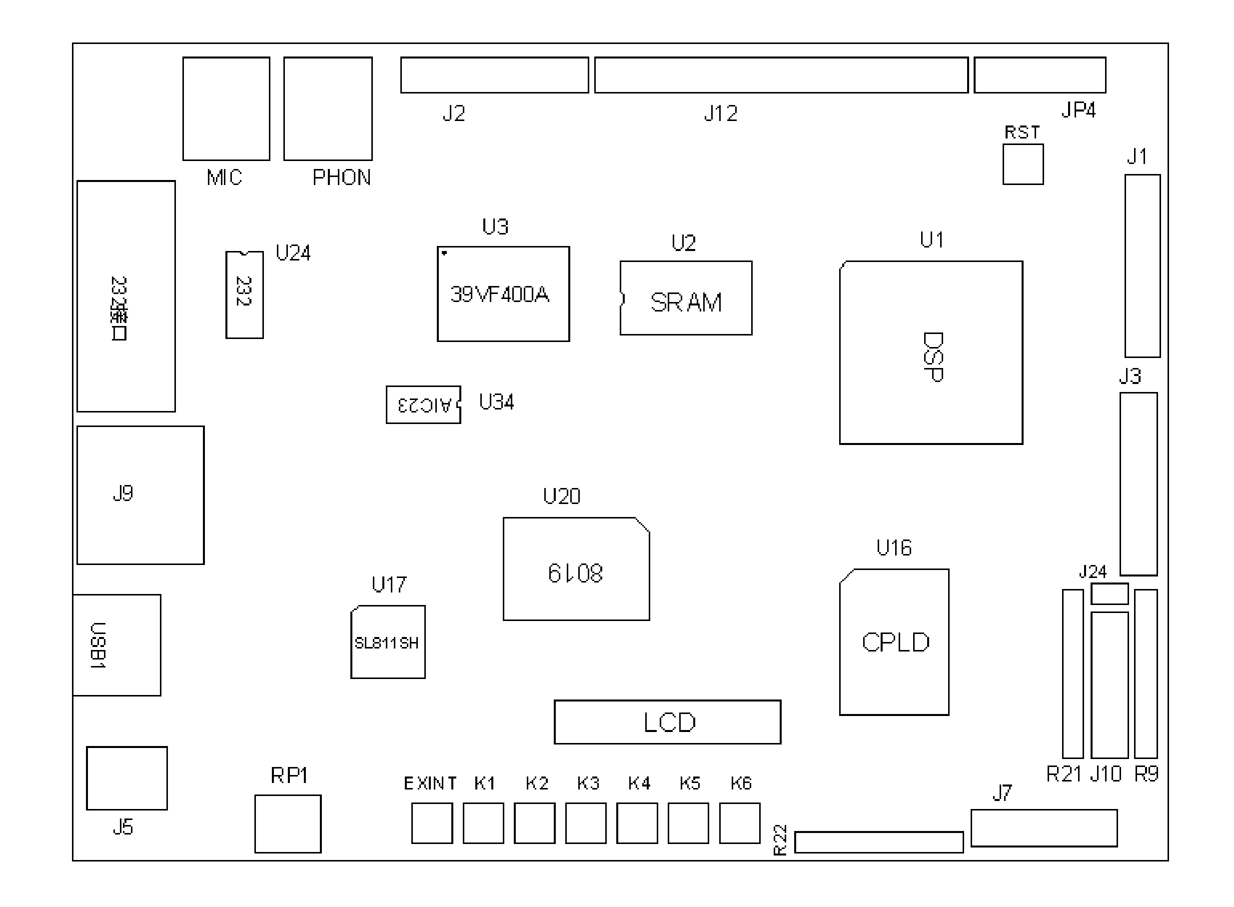
RD	1	2	R/W
WR	3	4	READY
/RST	5	6	RST
NMI1	7	8	NMI2
EXINT4	9	10	EXINT3
EXINT2	11	12	EXINT1
CE4	13	14	CE3
CE2	15	16	CE1

7. 外扩 CAN 总线接口 J23 (焊盘形状为正方形的管脚为第一脚)

CANL	1	2	**CANH**

8. 外扩 RS485 接口 J24 (焊盘形状为正方形的管脚为第一脚)

B	1	2	A



第六章　　　　测试程序

DEC2812 模板的测试程序包括下面几个方面：

- 测试 DEC2812 的存储系统，包括 SRAM 和外扩 FLASH
- 测试 BOOT 过程
- 测试所有 F2812 的外设
- 测试 LCD 接口
- 测试网络接口
- 测试 USB 接口
- 测试音频输入输出
- 测试 232、485

注：测试程序的工程调试环境都是通过本公司的 USB 接口仿真调试通过，为了方便推荐使用本公司的 USB 仿真器测试，所有的测试程序都在本开发板的附带光盘上。